



# INTERNATIONAL STANDARD

# NORME INTERNATIONALE

---

**Mechanical standardization of semiconductor devices –  
Part 6-13: Design guideline of open-top-type sockets for Fine-pitch Ball Grid  
Array and Fine-pitch Land Grid Array (FBGA/FLGA)**

**Normalisation mécanique des dispositifs à semiconducteurs –  
Partie 6-13: Guide de conception pour les supports sans couvercle pour les  
boîtiers matriciels à billes et à pas fins et les boîtiers matriciels à zone de  
contact plate et à pas fins (FBGA/FLGA)**

INTERNATIONAL  
ELECTROTECHNICAL  
COMMISSION

COMMISSION  
ELECTROTECHNIQUE  
INTERNATIONALE

PRICE CODE  
CODE PRIX

N

---

ICS 31.080.01

ISBN 978-2-88910-064-4

## CONTENTS

FOREWORD.....	3
1 Scope.....	5
2 Normative references .....	5
3 Terms and definitions .....	5
4 Socket code .....	5
4.1 Construction of socket code .....	5
4.2 Symbols .....	6
5 Terminal number .....	6
6 Socket nominal dimension.....	7
7 Socket length and width .....	7
8 Reference symbols and schematics.....	7
8.1 Outline drawings .....	7
8.2 Reference symbols and schematics of recommended socket mounting pattern on printed circuit board.....	9
8.3 Overall dimensions.....	10
8.4 Recommended dimensions of socket mounting pattern on printed circuit board .....	14
9 Individual outline drawing standard registration .....	15
Figure 1 – Outline drawings of the socket .....	8
Figure 2 – Applicable package outline.....	8
Figure 3 – Socket mounting pattern .....	9
Table 1 – Overall dimensions.....	10
Table 2 – Socket dimensions .....	12
Table 2a – Socket dimensions for Group 1, 2 and 3 (square socket) .....	12
Table 2b – Socket dimension for Group 4 (square or rectangular socket).....	13
Table 3 – Socket mounting dimensions .....	14
Table 4 – Registration table .....	15

INTERNATIONAL ELECTROTECHNICAL COMMISSION

**MECHANICAL STANDARDIZATION OF SEMICONDUCTOR DEVICES –**

**Part 6-13: Design guideline of open-top-type sockets for Fine-pitch Ball Grid Array and Fine-pitch Land Grid Array (FBGA/FLGA)**

FOREWORD

- 1) The International Electrotechnical Commission (IEC) is a worldwide organization for standardization comprising all national electrotechnical committees (IEC National Committees). The object of IEC is to promote international co-operation on all questions concerning standardization in the electrical and electronic fields. To this end and in addition to other activities, IEC publishes International Standards, Technical Specifications, Technical Reports, Publicly Available Specifications (PAS) and Guides (hereafter referred to as "IEC Publication(s)"). Their preparation is entrusted to technical committees; any IEC National Committee interested in the subject dealt with may participate in this preparatory work. International, governmental and non-governmental organizations liaising with the IEC also participate in this preparation. IEC collaborates closely with the International Organization for Standardization (ISO) in accordance with conditions determined by agreement between the two organizations.
- 2) The formal decisions or agreements of IEC on technical matters express, as nearly as possible, an international consensus of opinion on the relevant subjects since each technical committee has representation from all interested IEC National Committees.
- 3) IEC Publications have the form of recommendations for international use and are accepted by IEC National Committees in that sense. While all reasonable efforts are made to ensure that the technical content of IEC Publications is accurate, IEC cannot be held responsible for the way in which they are used or for any misinterpretation by any end user.
- 4) In order to promote international uniformity, IEC National Committees undertake to apply IEC Publications transparently to the maximum extent possible in their national and regional publications. Any divergence between any IEC Publication and the corresponding national or regional publication shall be clearly indicated in the latter.
- 5) IEC provides no marking procedure to indicate its approval and cannot be rendered responsible for any equipment declared to be in conformity with an IEC Publication.
- 6) All users should ensure that they have the latest edition of this publication.
- 7) No liability shall attach to IEC or its directors, employees, servants or agents including individual experts and members of its technical committees and IEC National Committees for any personal injury, property damage or other damage of any nature whatsoever, whether direct or indirect, or for costs (including legal fees) and expenses arising out of the publication, use of, or reliance upon, this IEC Publication or any other IEC Publications.
- 8) Attention is drawn to the Normative references cited in this publication. Use of the referenced publications is indispensable for the correct application of this publication.
- 9) Attention is drawn to the possibility that some of the elements of this IEC Publication may be the subject of patent rights. IEC shall not be held responsible for identifying any or all such patent rights.

International Standard IEC 60191-6-13 has been prepared by subcommittee 47D: Mechanical standardization for semiconductor devices, of IEC technical committee 47: Semiconductor devices.

This bilingual version, published in 2008-09, corresponds to the English version.

The text of this standard is based on the following documents:

FDIS	Report on voting
47D/681/FDIS	47D/692/RVD

Full information on the voting for the approval of this standard can be found in the report on voting indicated in the above table.

The French version of this standard has not been voted upon.

This is a preview of "IEC 60191-6-13 Ed. 1...". [Click here to purchase the full version from the ANSI store.](#)

This publication has been drafted in accordance with the ISO/IEC Directives, Part 2.

A list of all the parts in the IEC 60191 series, under the general title *Mechanical standardization of semiconductor devices*, can be found on the IEC website.

The committee has decided that the contents of this publication will remain unchanged until the maintenance result date indicated on the IEC web site under "<http://webstore.iec.ch>" in the data related to the specific publication. At this date, the publication will be

- reconfirmed,
- withdrawn,
- replaced by a revised edition, or
- amended.

## MECHANICAL STANDARDIZATION OF SEMICONDUCTOR DEVICES –

### Part 6-13: Design guideline of open-top-type sockets for Fine-pitch Ball Grid Array and Fine-pitch Land Grid Array (FBGA/FLGA)

#### 1 Scope

This part of IEC 60191 gives a design guideline of open-top-type semiconductor sockets for Fine-pitch Ball Grid Array ("FBGA" hereafter) and Fine-pitch Land Grid Array ("FLGA" hereafter). This standard is intended to establish the outline drawings and dimensions of the open-top-type socket out of the test and burn-in sockets applied to FBGA and FLGA.

#### 2 Normative references

The following referenced documents are indispensable for the application of this document. For dated references, only the edition cited applies. For undated references, the latest edition of the referenced document (including any amendments) applies.

IEC 60191-2, *Mechanical standardization of semiconductor devices – Part 2: Dimensions*

IEC 60191-6:2004, *Mechanical standardization of semiconductor devices – Part 6: General rules for the preparation of outline drawings of surface mounted semiconductor device packages*

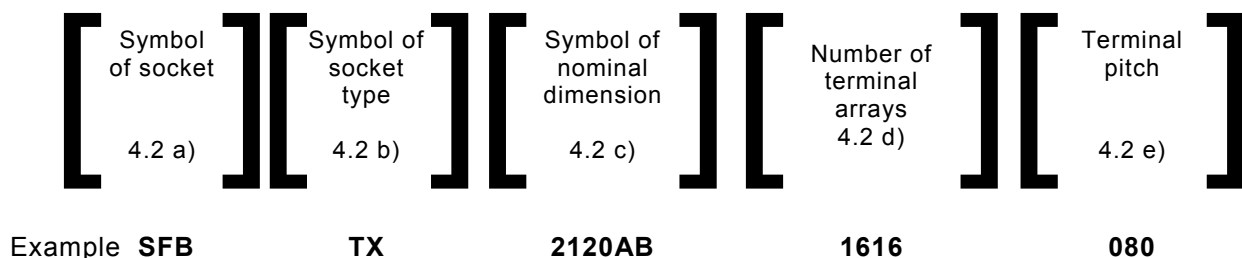
#### 3 Terms and definitions

For the purposes of this document, the terms and definitions of IEC 60191-6 apply.

#### 4 Socket code

##### 4.1 Construction of socket code

A socket code is constructed as follows.



## SOMMAIRE

AVANT-PROPOS .....	17
1 Domaine d'application .....	19
2 Références normatives .....	19
3 Termes et définitions .....	19
4 Code de support .....	19
4.1 Construction du code du support .....	19
4.2 Symboles .....	20
5 Numéro de borne .....	20
6 Dimensions nominales de support .....	21
7 Largeur et longueur de support .....	21
8 Symboles et schémas de référence .....	21
8.1 Dessins d'encombrement .....	21
8.2 Symboles et schémas de référence de la configuration de montage de support recommandée sur carte de circuit imprimé .....	23
8.3 Dimensions hors-tout .....	24
8.4 Dimensions recommandées de la configuration de montage du support sur carte de circuit imprimé .....	28
9 Enregistrement de normes particulières pour dessins d'encombrement .....	29
Figure 1 – Dessins d'encombrement du support .....	22
Figure 2 – Encombrement de boîtier applicable .....	22
Figure 3 – Configuration de montage de support .....	23
Tableau 1 – Dimensions hors-tout .....	24
Tableau 2 – Dimensions du support .....	26
Tableau 2a – Dimensions de support pour support carré des groupes 1, 2 et 3 .....	26
Tableau 2b – Dimension du support pour le groupe 4 (support carré ou rectangulaire) .....	27
Tableau 3 – Dimensions de montage du support .....	28
Tableau 4 – Tableau d'enregistrement .....	29

COMMISSION ELECTROTECHNIQUE INTERNATIONALE

**NORMALISATION MÉCANIQUE DES DISPOSITIFS  
À SEMICONDUCTEURS –**

**Partie 6-13: Guide de conception pour les supports sans couvercle  
pour les boîtiers matriciels à billes et à pas fins et les boîtiers  
matriciels à zone de contact plate et à pas fins (FBGA/FLGA)**

AVANT-PROPOS

- 1) La Commission Electrotechnique Internationale (CEI) est une organisation mondiale de normalisation composée de l'ensemble des comités électrotechniques nationaux (Comités nationaux de la CEI). La CEI a pour objet de favoriser la coopération internationale pour toutes les questions de normalisation dans les domaines de l'électricité et de l'électronique. A cet effet, la CEI – entre autres activités – publie des Normes internationales, des Spécifications techniques, des Rapports techniques, des Spécifications accessibles au public (PAS) et des Guides (ci-après dénommés "Publication(s) de la CEI"). Leur élaboration est confiée à des comités d'études, aux travaux desquels tout Comité national intéressé par le sujet traité peut participer. Les organisations internationales, gouvernementales et non gouvernementales, en liaison avec la CEI, participent également aux travaux. La CEI collabore étroitement avec l'Organisation Internationale de Normalisation (ISO), selon des conditions fixées par accord entre les deux organisations.
- 2) Les décisions ou accords officiels de la CEI concernant les questions techniques représentent, dans la mesure du possible, un accord international sur les sujets étudiés, étant donné que les Comités nationaux intéressés sont représentés dans chaque comité d'études.
- 3) Les publications CEI se présentent sous la forme de recommandations internationales et elles sont agréées comme telles par les Comités nationaux de la CEI. Tous les efforts raisonnables sont entrepris afin que la CEI s'assure de l'exactitude du contenu technique de ses publications; la CEI ne peut pas être tenue responsable de l'éventuelle mauvaise utilisation ou interprétation qui en est faite par un quelconque utilisateur final.
- 4) Dans le but d'encourager l'uniformité internationale, les Comités nationaux de la CEI s'engagent, dans toute la mesure possible, à appliquer de façon transparente les Publications de la CEI dans leurs publications nationales et régionales. Toute divergence entre toute Publication de la CEI et toute publication nationale ou régionale correspondante doit être indiquée en termes clairs dans cette dernière.
- 5) La CEI n'a prévu aucune procédure de marquage valant indication d'approbation et n'engage pas sa responsabilité pour les équipements déclarés conformes à une de ses publications.
- 6) Tous les utilisateurs doivent s'assurer qu'ils sont en possession de la dernière édition de cette publication.
- 7) Aucune responsabilité ne doit être imputée à la CEI, à ses administrateurs, employés, auxiliaires ou mandataires, y compris ses experts particuliers et les membres de ses comités d'études et des Comités nationaux de la CEI, pour tout préjudice causé en cas de dommages corporels et matériels, ou de tout autre dommage de quelque nature que ce soit, directe ou indirecte, ou pour supporter les coûts (y compris les frais de justice) et les dépenses découlant de la publication ou de l'utilisation de cette Publication de la CEI ou de toute autre Publication de la CEI, ou au crédit qui lui est accordé.
- 8) L'attention est attirée sur les références normatives citées dans cette publication. L'utilisation de publications référencées est obligatoire pour une application correcte de la présente publication.
- 9) L'attention est attirée sur le fait que certains des éléments de la présente Publication de la CEI peuvent faire l'objet de droits de propriété intellectuelle ou de droits analogues. La CEI ne saurait être tenue pour responsable de ne pas avoir identifié de tels droits de propriété ou de ne pas avoir signalé leur existence.

La Norme internationale CEI 60191-6-3 a été établie par le sous-comité 47D: Normalisation mécanique des dispositifs à semiconducteurs, du comité d'études 47 de la CEI: Dispositifs à semiconducteurs.

La présente version bilingue, publiée en 2008-09, correspond à la version anglaise.

Le texte anglais de cette norme est issu des documents 47D/681/FDIS et 47D/692/RVD.

Le rapport de vote 47D/692/RVD donne toute information sur le vote ayant abouti à l'approbation de cette norme.

La version française de cette norme n'a pas été soumise au vote.

Cette publication a été rédigée selon les Directives ISO/CEI, Partie 2.

This is a preview of "IEC 60191-6-13 Ed. 1...". [Click here to purchase the full version from the ANSI store.](#)

Une liste de toutes les parties de la série CEI 60191, présentée sous le titre général *Normalisation mécanique des dispositifs à semiconducteurs*, peut être consultée sur le site web de la CEI.

Le comité a décidé que le contenu de cette publication ne sera pas modifié avant la date de maintenance indiquée sur le site web de la CEI sous "<http://webstore.iec.ch>" dans les données relatives à la publication recherchée. A cette date, la publication sera

- reconduite,
- supprimée,
- remplacée par une édition révisée, ou
- amendée.



## NORMALISATION MECANIQUE DES DISPOSITIFS À SEMICONDUCTEURS –

### Partie 6-13: Guide de conception pour les supports sans couvercle pour les boîtiers matriciels à billes et à pas fins et les boîtiers matriciels à zone de contact plate et à pas fins (FBGA/FLGA)

#### 1 Domaine d'application

La présente partie de la CEI 60191 fournit un guide de conception des supports à semi-conducteurs sans couvercle pour les boîtiers matriciels à billes et à pas fins (désignés ci-après "FBGA" abréviation de *Fine-pitch Ball Grid Array*) et les boîtiers matriciels à zone de contact plate et à pas fins (désignés ci-après "FLGA", *Fine-pitch Land Grid Array*). La présente norme est destinée à établir les dessins et dimensions d'encombrement du support sans couvercle parmi les supports d'essai et de rodage appliqués aux FBGA et aux FLGA.

#### 2 Références normatives

Les documents de référence suivants sont indispensables pour l'application du présent document. Pour les références datées, seule l'édition citée s'applique. Pour les références non datées, la dernière édition du document de référence s'applique (y compris les éventuels amendements).

CEI 60191-2, *Normalisation mécanique des dispositifs à semiconducteurs – Partie 2: Dimensions*

CEI 60191-6:2004, *Normalisation mécanique des dispositifs à semiconducteurs – Partie 6: Règles générales pour la préparation des dessins d'encombrement des boîtiers pour dispositifs à semiconducteurs pour montage en surface* (disponible en anglais seulement)

#### 3 Termes et définitions

Pour les besoins du présent document, les termes et les définitions de la CEI 60191-6 s'appliquent.

#### 4 Code de support

##### 4.1 Construction du code du support

Un code de support est construit de la manière suivante.

Symbole de support 4.2 a)	Symbole du type de support 4.2 b)	Symbole des dimensions nominales 4.2 c)	Nombre de bornes en réseau 4.2 d)	Pas des bornes 4.2 e)
Exemple <b>SFB</b>	<b>TX</b>	<b>2120AB</b>	<b>1616</b>	<b>080</b>